



Centro Regional de Entrenamiento  
Argentina

# Migrando a los Nuevos PIC

## Migrando hacia PIC16F88X



# Objetivos de la Clase

- **Al finalizar esta presentación usted deberá conocer:**
  - **Las características de los PIC16F88X**
  - **Las diferencias que existen entre los PIC16F87XA y los PIC16F88X**
  - **Como implementar una migración de sus aplicaciones en PIC16F87XA a PIC16F88X**

# Agenda:

- **Breve revisión de las características de los PIC16F87XA**
- **Breve revisión de las características de los PIC16F88X**
- **Diferencias entre los PIC16F87XA y PIC16F88X**
  - **Mapeado de Memoria**
  - **Revisión de los SFR**
- **Migración desde PIC16F87XA a PIC16F88X**



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# **Características de los dispositivos**

**Revisión de las características de  
los PIC16F87XA y PIC16F88X**



Centro Regional de Entrenamiento  
Argentina

# Revisión del PIC16F87XA (Nucleo)

## **CPU RISC de alto Rendimiento:**

- Solo 35 instrucciones de palabra simple para aprender
- Todas las instrucciones se ejecutan en un ciclo excepto los saltos, los cuales llevan dos ciclos
- Velocidad de Operación: clock de entrada de DC – 20 MHz  
DC – 200 ns ciclo por instrucción
- Hasta 8K x 14 words de Memoria Flash de Programa,  
Hasta 368 x 8 bytes de Memoria de datos(RAM),  
Hasta 256 x 8 bytes de Memoria de Datos EEPROM
- Pinout compatible a otros microcontroladores PIC16CXXX  
y PIC16FXXX de 28-pines o 40/44-pines

# Revisión del PIC16F87XA

## Características de los Periféricos:

- Timer0: 8-bit timer/countador con prescaler de 8 bits
- Timer1: 16-bit timer/countador con prescaler, puede ser incrementado durante el Sleep via crystal/clock externo
- Timer2: 8-bit timer/countador con registro de período de 8 bits, prescaler y postscaler
- Dos Módulos Captura, Comparación, PWM
  - Captura es de 16-bit, resolución max. es de 12.5 ns
  - Comparador es de 16-bit, resolución max. es 200 ns
  - PWM Resolución máxima es de 10-bit
- Port Serie Sincrónico (SSP) con SPI™ (modo Master) y I2C™ (Master/Slave)
- Transmisor-Receptor Universal Sincrónico Asincrónico (USART/SCI) con detección de dirección de 9-bit
- Parallel Slave Port (PSP) – de 8 bits de ancho con líneas de control RD, WR y CS (solo para zócalos de 40/44-pines)
- Detección de Brown-out circuitería para Brown-out Reset (BOR)



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Revisión del PIC16F87XA

## **Características Analógicas:**

- Conversor Analógico a Digital (A/D) de 10-bit, hasta 8 canales
- Brown-out Reset (BOR)
- Módulo Comparador analógico con:
  - Dos comparadores analógicos
  - Módulo de Voltaje de referencia Programable (VREF)
  - Multiplexación de entradas programable para entradas de dispositivos y voltaje de referencia interno
  - Las salidas del Comparador son accesibles externamente



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Revisión del PIC16F87XA dispositivos de la familia

Device	Program Memory		Data SRAM (Bytes)	EEPROM (Bytes)	I/O	10-bit A/D (ch)	CCP (PWM)	MSSP		USART	Timers 8/16-bit	Comparators
	Bytes	# Single Word Instructions						SPI	Master I <sup>2</sup> C			
PIC16F873A	7.2K	4096	192	128	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F874A	7.2K	4096	192	128	33	8	2	Yes	Yes	Yes	2/1	2
PIC16F876A	14.3K	8192	368	256	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F877A	14.3K	8192	368	256	33	8	2	Yes	Yes	Yes	2/1	2

# Revisión del PIC16F88X

## Características de los Periféricos :

- Control de Dirección individual con 24/35 Pines I/O :
  - Alta corriente en modo source/sink para excitar directamente LEDs
  - Pin de interrupción por cambio de nivel
  - Pull Ups programables individualmente
  - Despertar en Ultra Baja-Potencia (ULPWU)
- Módulo comparador analógico con:
  - Dos comparadores Analógicos
  - Voltaje de referencia programable sobre el-chip (CVREF) (% of VDD)
  - Voltaje de referencia Fijo (0.6V)
  - Comparador con entradas y salidas externamente accesibles
  - SR mode Latch
  - Gate Externa para Timer1 (habilita contador)
- Conversor A/D
  - 10-bit de resolución y 11/14 canales

# Revisión del PIC16F88X

- Timer0: 8-bit timer/countador con prescaler de 8 bits
- Timer1: 16-bit timer/countador con prescaler, puede ser incrementado durante el Sleep via crystal/clock externo
- Timer2: 8-bit timer/countador con registro de período de 8 bits, prescaler y postscaler
- Módulo Captura, Comparador, PWM Mejorado:
  - Captura de 16-bit de resolución max. 12.5 ns
  - Comparador , Resolución max. 200 ns
  - PWM de 10 bits con 1, 2 o 4 canales de salida, con “dead time” programable, frecuencia max. 20 kHz
  - Control en el manejo de la salida PWM
- Módulo Captura, Comparación, PWM:
  - Captura 16-bit , resolución max 12.5 ns
  - Comparador 16-bit , resolución max. 200 ns
  - PWM 10-bit, Frecuencia max. 20 kHz



Centro Regional de Entrenamiento  
Argentina

# Revisión del PIC16F88X

- Módulo USART Mejorada :
  - Soporta RS-485, RS-232, y LIN 2.0
  - Detector de Auto-Baud
  - Auto-Wake-Up sobre Start bit
- Programación serie In-Circuit (ICSPTM) via dos Pins
- Módulo de Puerto Serie Sincrónico Maestro (MSSP) soporta SPI 3-cables (los 4 modes) y I2C™  
Modo Master y Slave con Macara de dirección I2C



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Revisión del PIC16F88X dispositivos de la familia

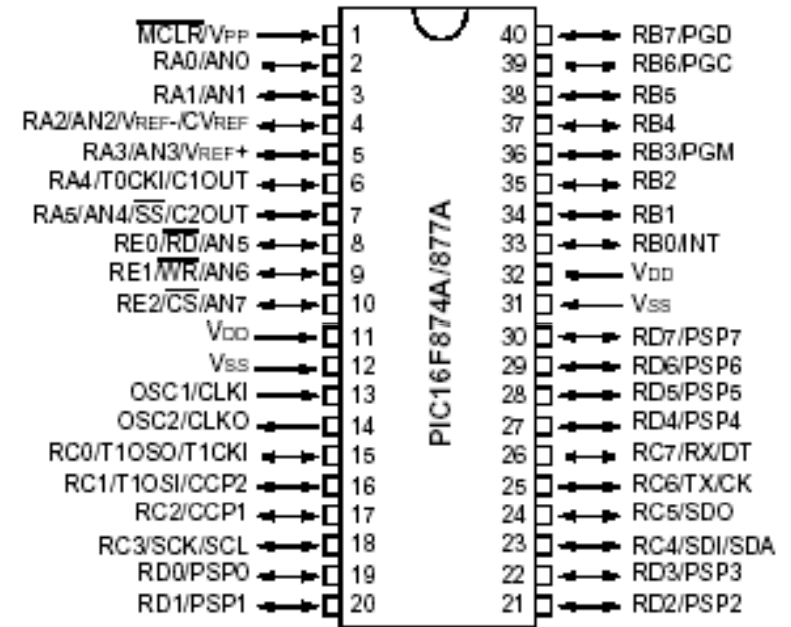
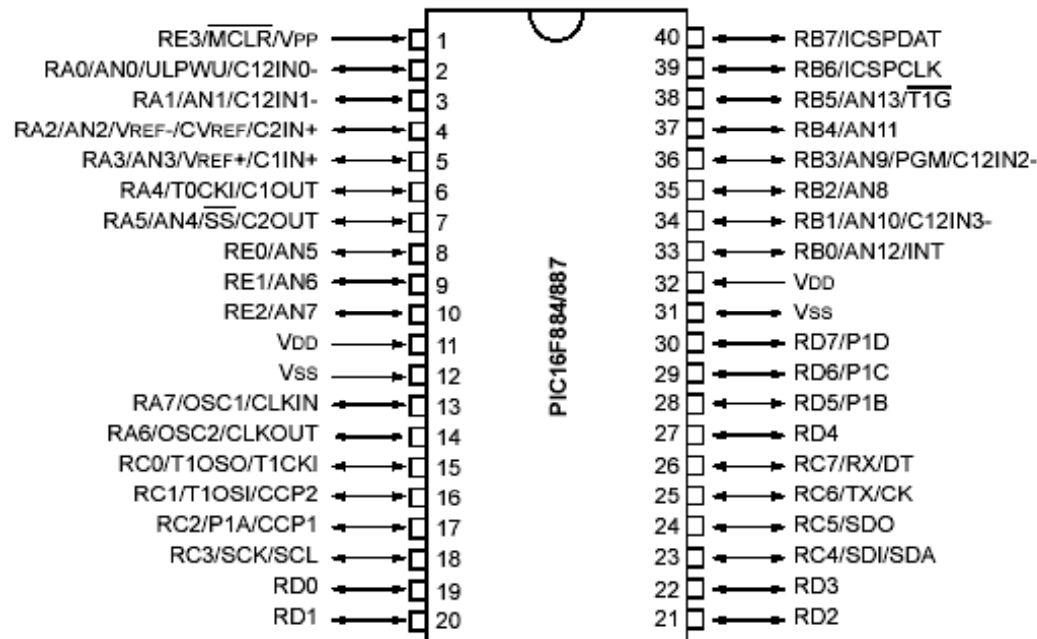
Device	Program Memory	Data Memory		I/O	10-bit A/D (ch)	ECCP/ CCP	EUSART	MSSP	Comparators	Timers 8/16-bit
	Flash (words)	SRAM (bytes)	EEPROM (bytes)							
PIC16F882	2048	128	128	24	11	1/1	1	1	2	2/1
PIC16F883	4096	256	256	24	11	1/1	1	1	2	2/1
PIC16F884	4096	256	256	35	14	1/1	1	1	2	2/1
PIC16F886	8192	368	256	24	11	1/1	1	1	2	2/1
PIC16F887	8192	368	256	35	14	1/1	1	1	2	2/1



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# PIN-OUT del PIC16F88X vs PIC16F87XA





**MICROCHIP**

---

**Centro Regional de Entrenamiento  
Argentina**

# **Diferencias entre los SFRs PIC16F87XA y PIC16F88X**



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Memoria de datos

**PIC 16F877A  
Banco 0**

Indirect addr. <sup>(1)</sup>	
TMR0	00h
PCL	01h
STATUS	02h
FSR	03h
PORTA	04h
PORTB	05h
PORTC	06h
PORTD <sup>(1)</sup>	07h
PORTE <sup>(1)</sup>	08h
PCLATH	09h
INTCON	0Ah
PIR1	0Bh
PIR2	0Ch
TMR1L	0Dh
TMR1H	0Eh
T1CON	0Fh
TMR2	10h
T2CON	11h
SSPBUF	12h
SSPCON	13h
CCPR1L	14h
CCPR1H	15h
CCP1CON	16h
RCSTA	17h
TXREG	18h
RCREG	19h
CCPR2L	1Ah
CCPR2H	1Bh
CCP2CON	1Ch
ADRESH	1Dh
ADCON0	1Eh
	1Fh

ARBS

**PIC 16F887  
Banco 0**

Indirect addr. <sup>(1)</sup>	
TMR0	00h
PCL	01h
STATUS	02h
FSR	03h
PORTA	04h
PORTB	05h
PORTC	06h
PORTD <sup>(2)</sup>	07h
PORTE	08h
PCLATH	09h
INTCON	0Ah
PIR1	0Bh
PIR2	0Ch
TMR1L	0Dh
TMR1H	0Eh
T1CON	0Fh
TMR2	10h
T2CON	11h
SSPBUF	12h
SSPCON	13h
CCPR1L	14h
CCPR1H	15h
CCP1CON	16h
RCSTA	17h
TXREG	18h
RCREG	19h
CCPR2L	1Ah
CCPR2H	1Bh
CCP2CON	1Ch
ADRESH	1Dh
ADCON0	1Eh
	1Fh

RTC Argentina

**PIC 16F877A  
Banco 1**

Indirect addr. <sup>(1)</sup>	
OPTION_REG	80h
PCL	81h
STATUS	82h
FSR	83h
TRISA	84h
TRISB	85h
TRISC	86h
TRISD <sup>(1)</sup>	87h
TRISE <sup>(1)</sup>	88h
PCLATH	89h
INTCON	8Ah
PIE1	8Bh
PIE2	8Ch
PCON	8Dh
	8Eh
	8Fh
	90h
SSPCON2	91h
PR2	92h
SSPADD	93h
SSPSTAT	94h
	95h
	96h
	97h
TXSTA	98h
SPBRG	99h
	9Ah
	9Bh
CMCON	9Ch
CVRCON	9Dh
ADRESL	9Eh
ADCON1	9Fh

**PIC 16F887  
Banco 1**

Indirect addr. <sup>(1)</sup>	
OPTION_REG	80h
PCL	81h
STATUS	82h
FSR	83h
TRISA	84h
TRISB	85h
TRISC	86h
TRISD <sup>(2)</sup>	87h
TRISE	88h
PCLATH	89h
INTCON	8Ah
PIE1	8Bh
PIE2	8Ch
PCON	8Dh
	8Eh
OSCCON	8Fh
OSCTUNE	90h
SSPCON2	91h
PR2	92h
SSPADD	93h
SSPSTAT	94h
	95h
WPUB	96h
IOCB	97h
VRCON	98h
TXSTA	99h
SPBRG	9Ah
	9Bh
SPBRGH	9Ch
PWM1CON	9Dh
ECCPAS	9Eh
PSTRCON	9Fh
ADRESL	9Fh
ADCON1	9Fh

15

# Memoria de datos

PIC16F877A  
Pagina 2

Indirect addr. <sup>(1)</sup>	100h
TMRO	101h
PCL	102h
STATUS	103h
FSR	104h
	105h
PORTB	106h
	107h
	108h
	109h
PCLATH	10Ah
INTCON	10Bh
EEDATA	10Ch
EEADR	10Dh
EEDATH	10Eh
EEADRH	10Fh
....	

PIC16F887  
Pagina2

Indirect addr. <sup>(1)</sup>	100h
TMRO	101h
PCL	102h
STATUS	103h
FSR	104h
WDTCON	105h
PORTB	106h
CM1CON0	107h
CM2CON0	108h
CM2CON1	109h
PCLATH	10Ah
INTCON	10Bh
EEDAT	10Ch
EEADR	10Dh
EEDATH	10Eh
EEADRH	10Fh

PIC16F877A  
Pagina 3

Indirect addr. <sup>(1)</sup>	180h
OPTION_REG	181h
PCL	182h
STATUS	183h
FSR	184h
	185h
TRISB	186h
	187h
	188h
	189h
PCLATH	18Ah
INTCON	18Bh
EECON1	18Ch
EECON2	18Dh
Reserved <sup>(2)</sup>	18Eh
Reserved <sup>(2)</sup>	18Fh
....	

PIC16F887  
Pagina 3

Indirect addr. <sup>(1)</sup>	180h
OPTION_REG	181h
PCL	182h
STATUS	183h
FSR	184h
SRCON	185h
TRISB	186h
BAUDCTL	187h
ANSEL	188h
ANSELH	189h
PCLATH	18Ah
INTCON	18Bh
EECON1	18Ch
EECON2 <sup>(1)</sup>	18Dh
Reserved	18Eh
Reserved	18Fh
....	



**MICROCHIP**

---

Centro Regional de Entrenamiento  
Argentina

# Migración desde PIC16F87XA a PIC16F88X



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Migración PORTA

- **Configurar el PORTA usando el registro FSR ANSEL**
  - **Para habilitar las funciones analógicas cargar los ANSEL con 1 si las función será puerto digital cargar el ANSEL con 0**
- **PORTA RA0 esta multiplexado con el pin ULPWU (Ultra Low Power Wake Up), el cual se habilita con el bit UPLWUE en el registro PCON (Power Control)**
- **Los Nuevos PIC16F88X incorporan 2 nuevos puertos, el RA6 y RA7 los cuales estan multiplexados en los del reloj. Para poder usarlos, debe estar seteado el Clock interno**
- **Debe saber también que los pines RA0-RA5 estan multiplexados con las funciones de los comparadores analógicos**

# Migración PORTB

- **En el PORTB debe tomarse en cuenta que también parte de los terminales están multiplexados con funciones analógicas (RB0-RB5), ya que encontramos los canales analógicos del ADC (AN8-AN13)**
- **Debe ser configurado como en el caso anterior pero con el registro ANSELH**
- **RB1 y RB3 además están multiplexados con las entradas al comparador analógico (C12IN3- y C12IN2- respectivamente)**



# Migración PORTE

- **El PORTE esta afectado por los canales de conversión ADC por tanto debe ser configurado como en el caso del PORTB por el registro ANSEL (Bits 7:5).**
- **Se incorpora el nuevo pin al PORTE, el RE3, el cual esta multiplexado con el terminal MCLR**

ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0
PORTE	—	—	—	—	RE3	RE2	RE1	RE0
TRISE	—	—	—	—	TRISE3	TRISE2	TRISE1	TRISE0

# Nuevo PULL UP

- Las versiones anteriores de PIC incorporaban un PULL-UP para todo el PORTB, el cual se habilitaba de forma integral.
- La nueva familia PIC16F88X incorpora un PULL UP **selectivo** el cual permite seleccionar que RB lo tendrá activo.
- Para controlar el PULL UP se usa el registro **WPUB**

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0
bit 7							bit 0

# Interrupciones por PORTB

- Los PIC16F88X incorporan un control individual de interrupciones por cambio de nivel sobre el PORTB, el mismo es controlado por el registro IOCB
- Las interrupciones por nivel ahora pueden asignarse de forma individual poniendo en 1 cada bit del registro IOCB para habilitar la interrupción por cambio

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
IOCB7	IOCB6	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0
bit 7							bit 0

- Para mantener la compatibilidad del software con el PIC16F87XA deberá usted cargar en el ICBO:

**ICBO=11110000**



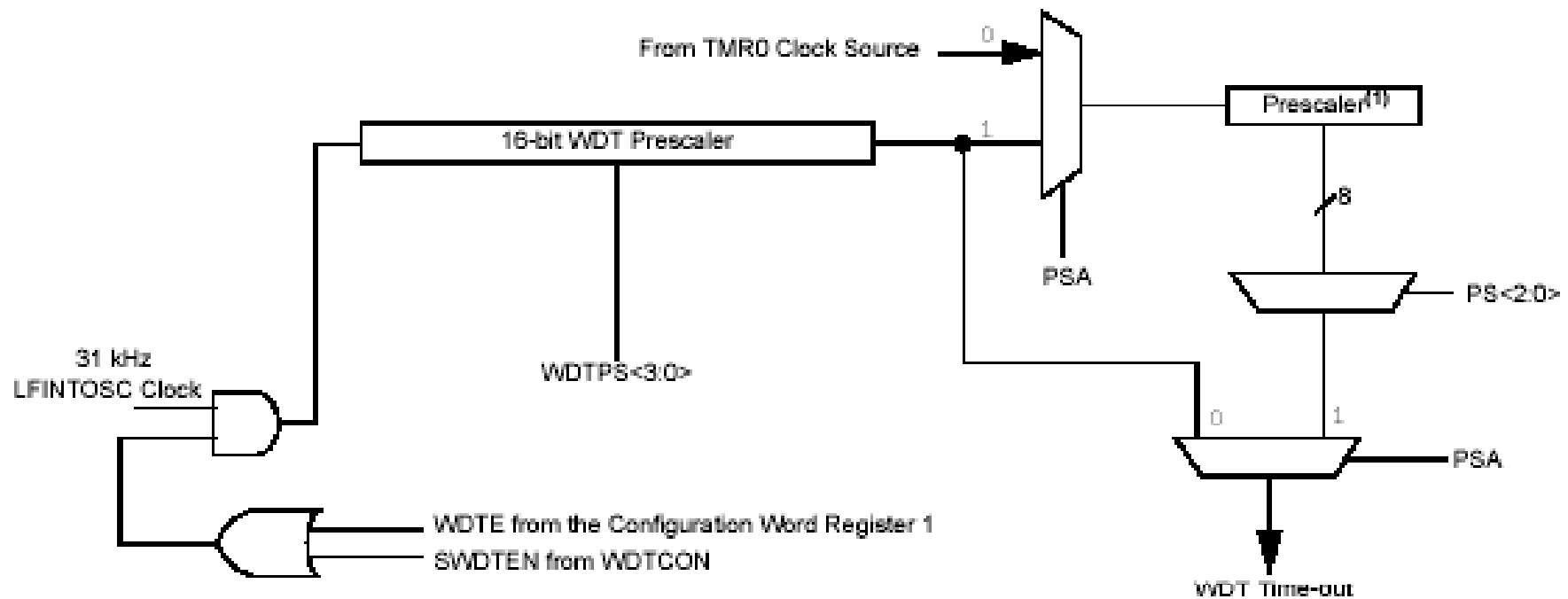
# Modificaciones en el WDT

- El Watch Dog ha sido modificado permitiéndosele ampliar su capacidad de temporización antes del **Time Out** por medio del registro WDTCON el cual permite ampliar su temporización hasta 268 seg.

U-0	U-0	U-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0	
—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN <sup>(1)</sup>	
bit 7							bit 0	

- Esta función se habilita desde el Bit SWDTEN, el cual permite habilitar/desabilitar el WDT por software de aplicaciones

# Modificaciones en el WDT





**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Timer 1 con Gate Enable

- **El Timer 1 ha sido modificado levemente ya que se ha mejorado y se le ha incorporado la capacidad de disparar un evento. Por tanto se han introducido 2 bits TMR1GE y el T1GINV (bit 6:7)**
- **Para mantener la compatibilidad debe ponerse en cero el bit 6 del registro T1CON**

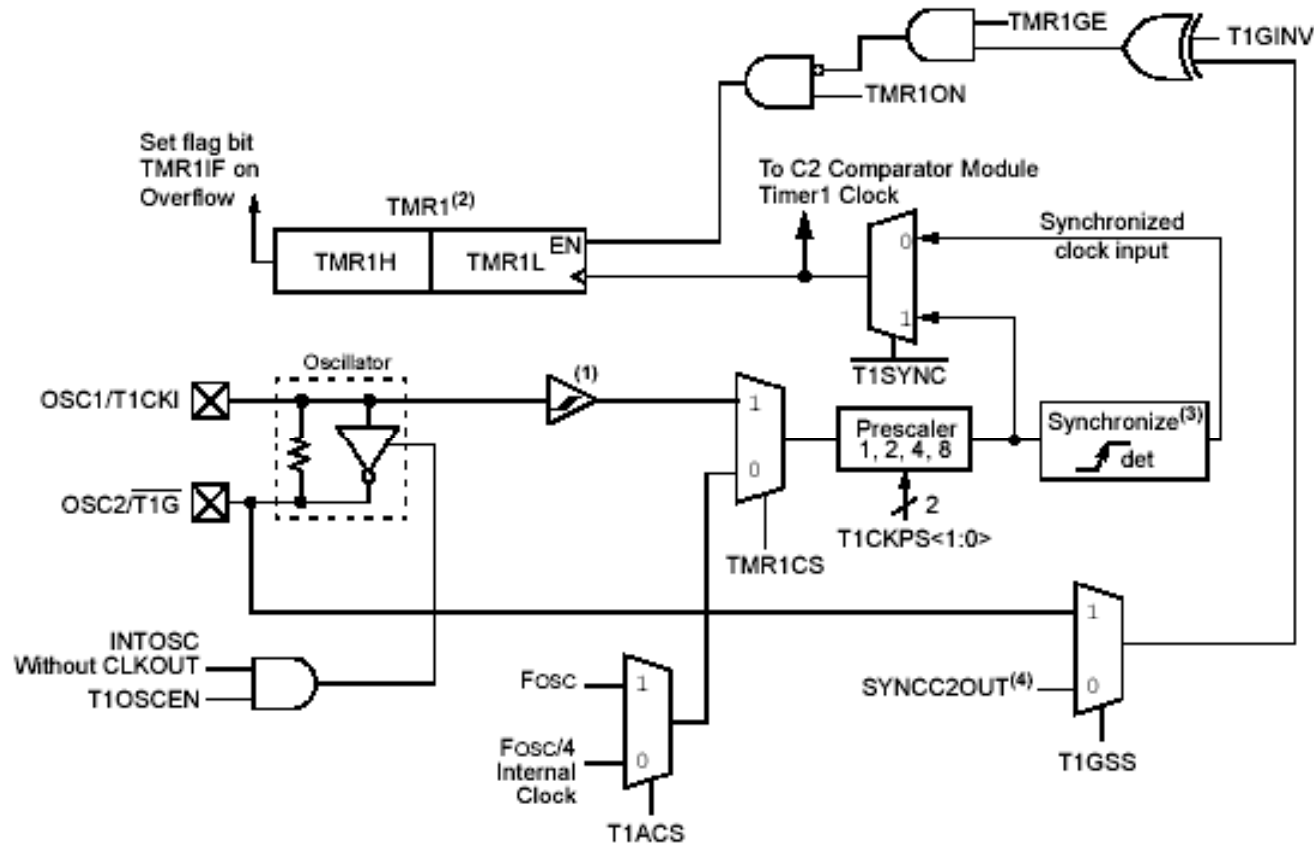
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
T1GINV <sup>(1)</sup>	TMR1GE <sup>(2)</sup>	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON
bit 7							bit 0



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Timer 1 con Gate Enable



- Note**
- 1: ST Buffer is low power type when using LP osc, or high speed type when using T1CKI.
  - 2: Timer1 register increments on rising edge.
  - 3: Synchronize does not operate while in Sleep.
  - 4: SYNCC2OUT is synchronized when the C2SYNC bit of the CM2CON1 register is set.

# Modulo Comparador modificado

- Los comparadores han sido modificados de forma tal que el viejo registro CMCON ha sido modificado y ahora son independientes, teniendo cada uno su propio registro de control: CM1CON0, CM2CON0, CM2CON1.
- Las distintas configuraciones que se tienen son las deberá configurar como sigue para mantener la compatibilidad: s

## MODE 000: COMPARATOR

### RESET

```
CM1CON0    b'00000000' (default)
CM2CON0    b'00000000' (default)
CM2CON1    02h (default)
ANSEL      b'xxxx1111'
```



# Modulo Comparador modificado

MODE 001: ONE  
INDEPENDENT  
COMPARATOR WITH  
OUTPUT

CM1CON0	b'10100100'
CM2CON0	b'00000000' (default)
CM2CON1	02h (default)
ANSEL	b'xxxx1001'

MODE 010: TWO  
INDEPENDENT  
COMPARATORS

CM1CON0	b'100x0000'
CM2CON0	b'100x0001'
CM2CON1	02h (default)
ANSEL	b'xxxx1111'

MODE 011: TWO  
INDEPENDENT  
COMPARATORS WITH  
OUTPUTS

CM1CON0	b'101x0000'
CM2CON0	b'101x0001'
CM2CON1	02h (default)
ANSEL	b'xxxx1111'



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Modulo Comparador modificado

MODE 100: TWO COMMON  
REFERENCE  
COMPARATORS

CM1CON0	b'100x0000'
CM2CON0	b'100x0001'
CM2CON1	02h (default)
ANSEL	b'xxxx1011'

MODE 110: FOUR INPUTS  
MULTIPLEXED TO TWO  
COMPARATORS.

CM1CON0	b'100x0100'
CM2CON0	b'100x0101'
CM2CON1	32h
ANSEL	b'xxxx1111'

MODE 111: COMPARATORS  
OFF

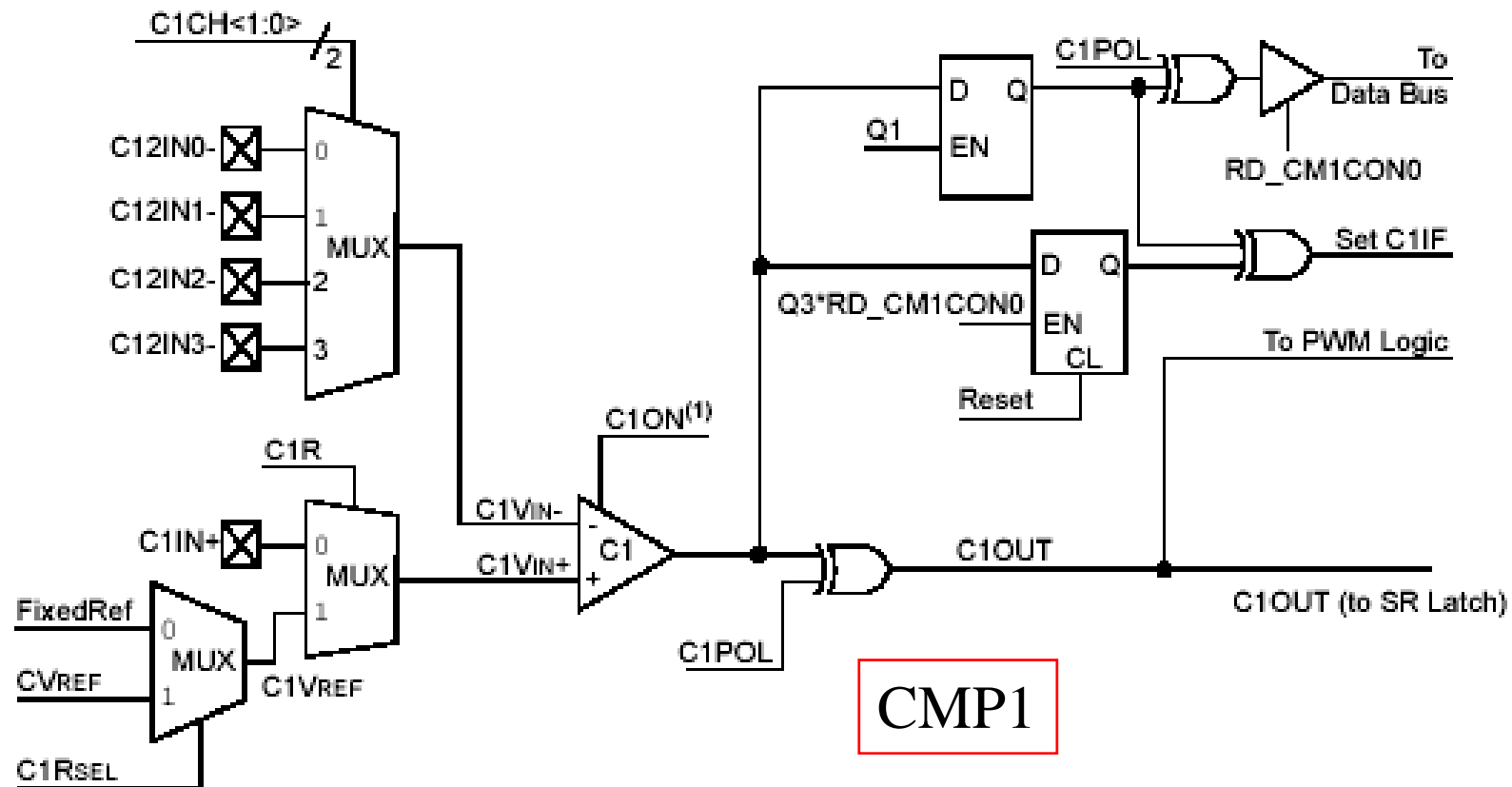
CM1CON0	b'00000000' (default)
CM2CON0	b'00000000' (default)
CM2CON1	02h (default)
ANSEL	b'xxxx0000'



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Modulo Comparador modificado

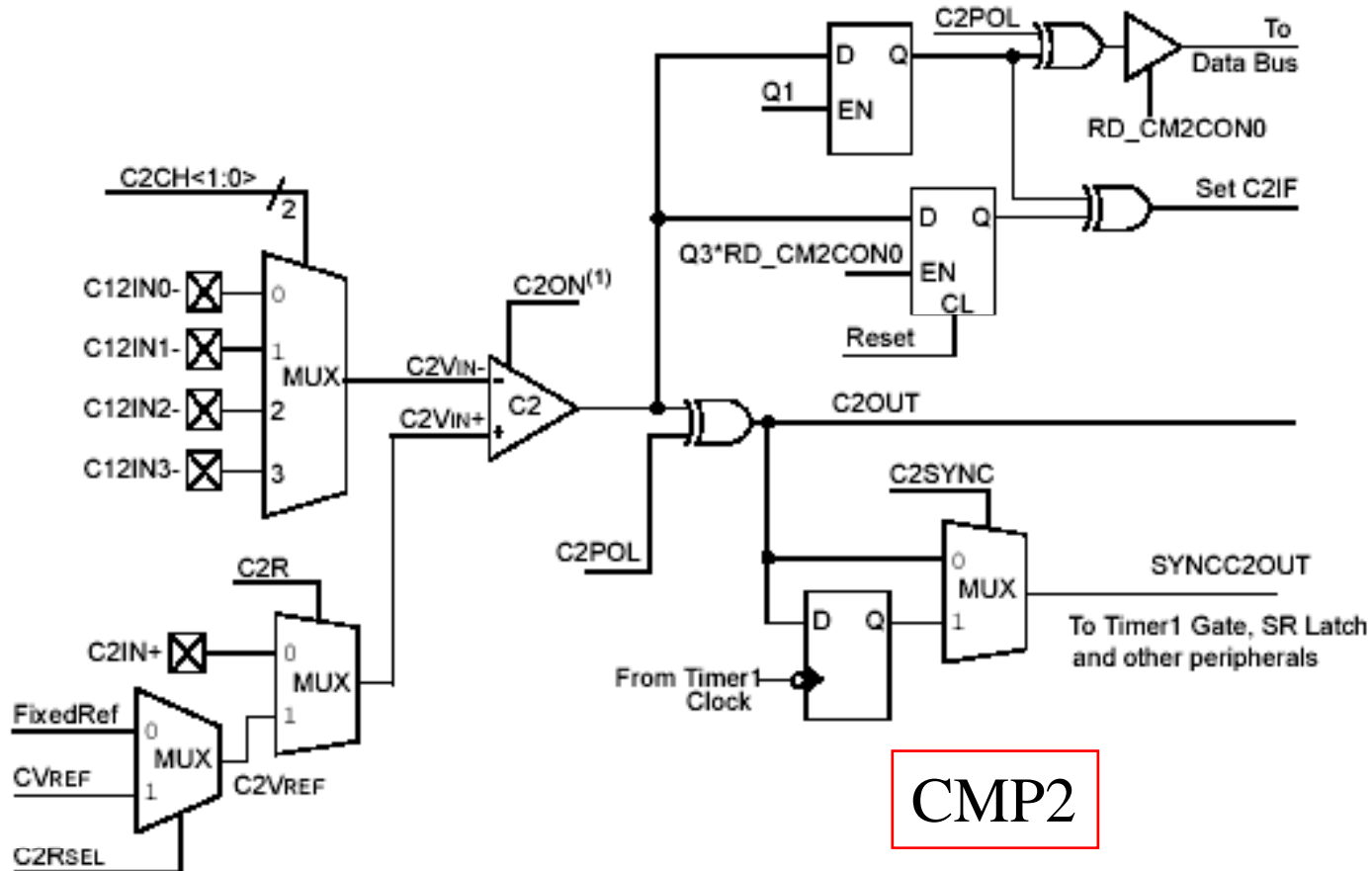




**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Modulo Comparador modificado



# Modificaciones en el ADC

- **En el conversor ADC se han introducido 3 reformas que deberán ser tomadas en cuenta en la migración:**
  - El clock del ADC solo puede operar a 4 velocidades ya que se ha sacado el bit ADCS2, pues este **ya no existen en el registro ADCON1**.
  - Se ha agregado un bit mas en el ADCON0 para poder seleccionar los canales AN9-AN13 (CHS3) y se han corrido de posición los bits CHS0-CHS2(2:4)
  - Han desaparecido los bits CPFx que permitian configurar los puerto analógicos activos por que ha sido **reemplazados en el registro ADCON1 por los registros ANSEL y ANSELH** lo cual le da mayor versatiidad en la selección de los canales analógicos.



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Modificaciones en el ADC

## PIC16F88X

Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCON0	ADCS1	ADCS0	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON
ADCON1	ADFM	—	VCFG1	VCFG0	—	—	—	—
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0
ANSELH	—	—	ANS13	ANS12	ANS11	ANS10	ANS9	ANS8

## PIC16F87XA

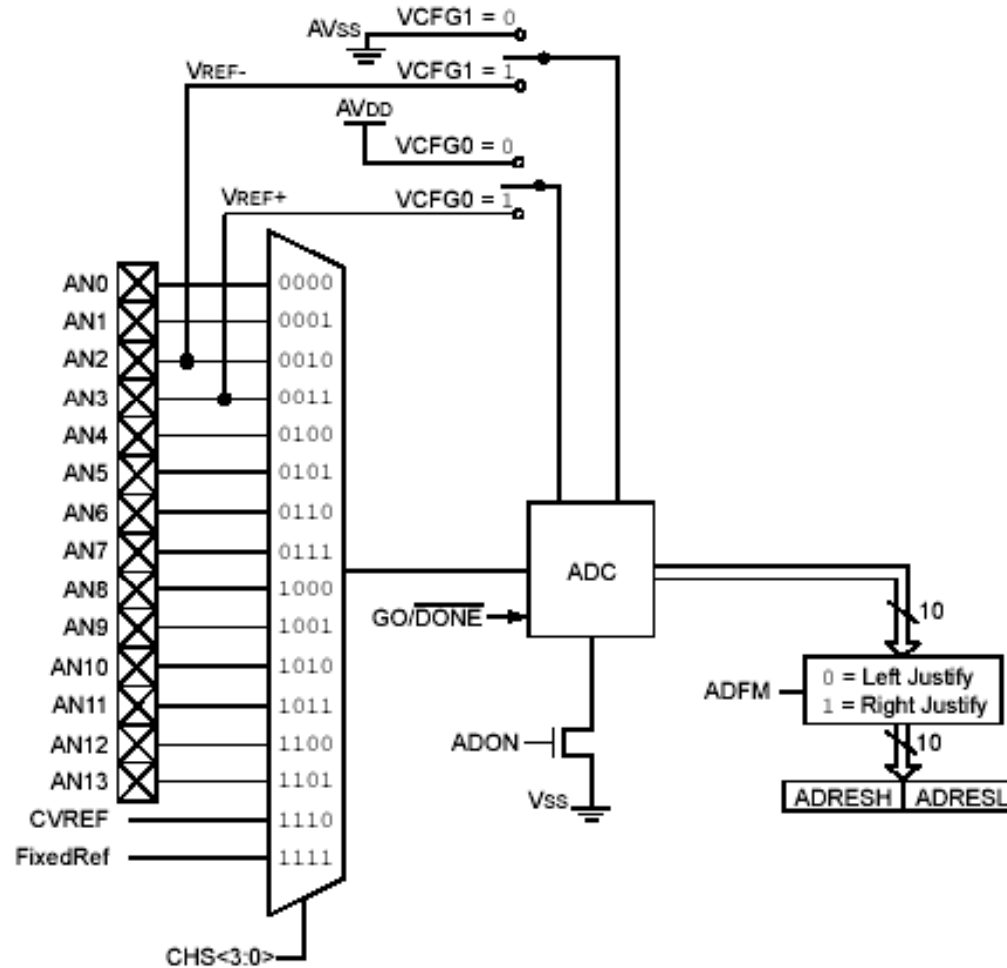
ADCON0	ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	—	ADON
ADCON1	ADFM	ADCS2	—	—	PCFG3	PCFG2	PCFG1	PCFG0



**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# Modificaciones en el ADC



# El CCP Mejorado

- **El PWM ha sido modificado de forma tal que puede excitar un puente completo y por tanto tiene 4 salidas denominadas P1A, P1B, P1C y P1D**
- **Esta nueva prestación se activa desde 2 bits del registro CCP1CON. Para trabajar en modo compatible con las versiones anteriores debe usted asegurarse que estos bits P1M1 y P1M0 estén en cero (así están seteados por default).**

```
CCP1CON    b' 00xxxxxxx'
```

# La USART Mejorada (EAUSART)

- La USART ha sido modificada y transformada en una EUSART la cual tiene la capacidad de **Auto Baud Rate**.
- El registro SPBRG era de 8 bits y ahora ha sido ampliado a 16 bits con el registro SPBRGH, además se ha agregado el registro BAUDCTL para el Auto Baud Rate.
- Para mantener la compatibilidad y permitir la migración deberá cargar con cero estos dos nuevos registros y debe ponerse en cero el bit SENB en el registro TXSTA:

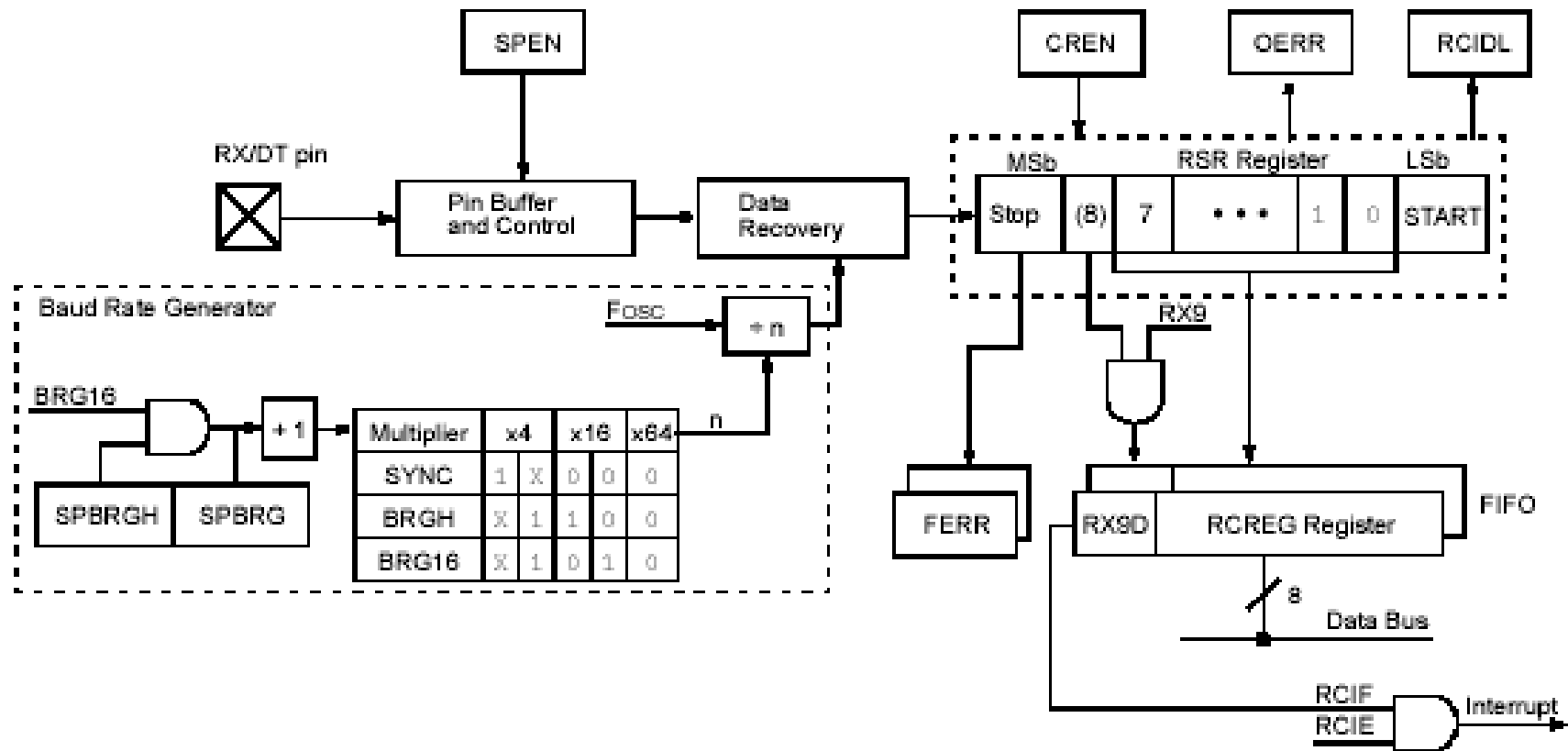
```
TXSTA      b'xxxx0xxx'  
SPBRGH     b'00000000'  
BAUDCTL    b'00000000'
```



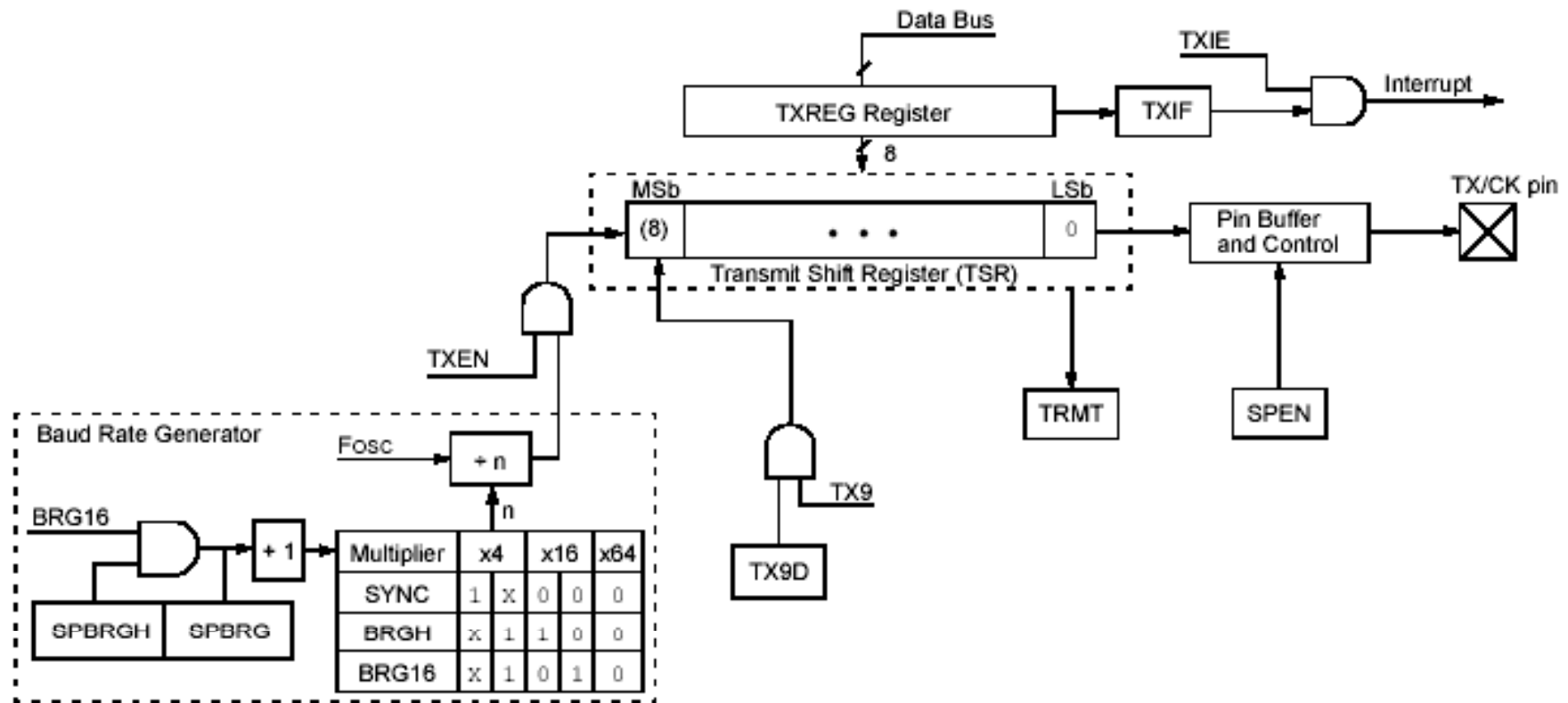
**MICROCHIP**

Centro Regional de Entrenamiento  
Argentina

# EUSART como Receptor



# EUSART como Transmisor



# Información adicional

- Usted podrá obtener información adicional en la nota de aplicación:
  - DS41305A
- También puede consultar la WEB:
  - [www.microchip.com](http://www.microchip.com)
- Consultas en idioma castellano usted podrá realizarlas al RTC Argentina:
  - [rtc\\_argentina@yahoo.com.ar](mailto:rtc_argentina@yahoo.com.ar)



**MICROCHIP**

---

**Centro Regional de Entrenamiento  
Argentina**

**MUCHAS GRACIAS!!!**

ARBS